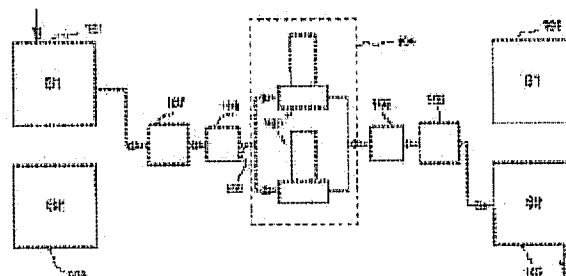


MANUFACTURE OF SEMICONDUCTOR DEVICE**Publication number:** JP11026357 (A)**Publication date:** 1999-01-29**Inventor(s):** YOSHIMURA TOSHIYUKI; MURAI FUMIO; SATO KAZUHIKO; YAMAMOTO JIRO; TERASAWA TSUNEO**Applicant(s):** HITACHI LTD**Classification:****- international:** G03F7/20; G03F9/00; H01L21/027; G03F7/20; G03F9/00; H01L21/02; (IPC1-7): H01L21/027; G03F7/20**- European:** G03F7/20T20; G03F9/00T12**Application number:** JP19970182098 19970708**Priority number(s):** JP19970182098 19970708**Abstract of JP 11026357 (A)**

PROBLEM TO BE SOLVED: To provide a high throughput and high accuracy alignment by patterning a processed layer between a processed layer for exposure of an optical transfer apparatus and that for the exposure of the next optical transfer apparatus, using a charged particle beam lithography system to correct optical distortions of the two transfer apparatus.; **SOLUTION:** The method comprises forming a metal film and resist on a semiconductor substrate, exposing and developing a first min. size wiring pattern, using a Kr fluoride excimer laser stepper 101 of an optical transfer apparatus S1, etching to form a wiring, irradiating a contact hole pattern for connecting this wiring to a wiring of an upper layer, using a unit 104 of an electron beam lithography system S2, exposing and developing a second min. size wiring pattern, using an i-beam stepper 102 of an optical transfer apparatus S2 to form a wiring while the optical distortions of the two transfer apparatus S1, S2 are measured to correct the formed patterns' positions, based on the measured result.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-26357

(43) 公開日 平成11年(1999) 1 月29日

(51) Int.Cl.⁵

識別記号

F I

H 0 1 L 21/027

H 0 1 L 21/30

5 0 2 A

G 0 3 F 7/20

5 0 4

C 0 3 F 7/20

5 0 4

H 0 1 L 21/30

5 4 1 Z

審査請求 未請求 請求項の数 6 O L (全 11 頁)

(21) 出願番号 特願平9-182098

(22) 出願日 平成9年(1997) 7 月 8 日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目 6 番地

(72) 発明者 吉村 俊之

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 村井 二三夫

東京都国分寺市東恋ヶ窪一丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 佐藤 一彦

東京都青梅市今井2326番地 株式会社日立

製作所デバイス開発センタ内

(74) 代理人 弁理士 小川 勝男

最終頁に続く

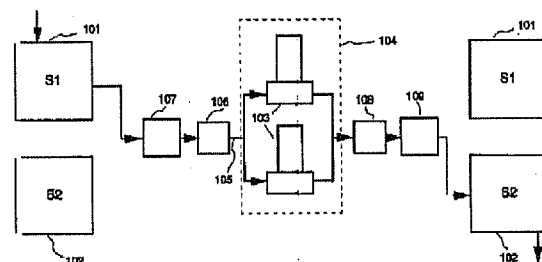
(54) 【発明の名称】 半導体装置の製造方法

(57) 【要約】

【課題】複数の光学的転写装置を用いて露光すると、装置固有の光学的歪が存在するため合わせずれが発生し、不良を生ずる。

【解決手段】個々の光学的転写装置の光学系の歪を測定しておき、光学的転写装置による二つの露光層の間に、粒子線描画装置のユニットによる描画層を挟むことにより、用いる光学的転写装置の光学的歪の平均値を光学的歪とみなして光学的転写装置の歪ならびに半導体基板自体の歪を補正する。

図 1 0



【特許請求の範囲】

【請求項1】 少なくとも、複数の被加工半導体基板上に第1のパターン形成材料を形成する工程、上記第1のパターン形成材料に光学的転写装置S1を用いて第1のエネルギー線を選択的に照射する工程、現像処理により上記第1のパターン形成材料からなる第1のパターンを形成する工程、上記第1のパターンをもとに上記被加工半導体基板を加工する工程、加工を施された上記被加工半導体基板上に第2のパターン形成材料を形成する工程、上記第2のパターン形成材料に、少なくとも1台からなる荷電粒子線描画装置のユニットを用いて第2のエネルギー線を選択的に照射する工程、現像処理により上記第2のパターン形成材料からなる第2のパターンを形成する工程、上記第2のパターンをもとに上記被加工半導体基板を加工する工程、加工を施された上記被加工半導体基板上に第3のパターン形成材料を形成する工程、上記第3のパターン形成材料に、光学的転写装置S2を用いて第3のエネルギー線を選択的に照射する工程、現像処理により上記第3のパターン形成材料からなる第3のパターンを形成する工程、上記第3のパターンをもとに被加工半導体基板を加工する工程を含む半導体装置の製造方法において、上記荷電粒子線描画装置のユニットにより第2のエネルギー線を選択的に照射する際に、上記被加工半導体基板自身の歪の情報ならびに、上記光学的転写装置S1およびS2の光学的歪の情報により、上記ユニット内の上記荷電粒子線描画装置の偏向系を制御するにあたり、第2のエネルギー線照射を上記光学的歪の中間値に基づいて行う工程を備えたことを特徴とする半導体装置の製造方法。

【請求項2】 上記半導体装置の製造方法において、上記荷電粒子線描画装置のユニットを構成する上記荷電粒子線描画装置の偏向系を制御する際に、上記二つの光学的歪の平均値に基づいて第2のエネルギー線照射を行うことを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 上記半導体装置の製造方法において、上記光学的転写装置S1および上記光学的転写装置S2が、異なる装置であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 上記半導体装置の製造方法において、上記光学的転写装置S1および上記光学的転写装置S2が、同一の装置であることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】 上記光学的転写装置S1において上記第1のエネルギー線を選択的に照射する工程における、1時間あたりの上記被加工半導体基板の処理枚数W1と、上記荷電粒子線描画装置1台において上記第2のエネルギー線を選択的に照射する工程における、1時間あたりの上記被加工半導体基板の処理枚数WEと、上記光学的転写装置S2において上記第1のエネルギー線を選択的に照射する工程における、1時間あたりの上記被加工半導

体基板の処理枚数W2とを比較して、WEのn倍（nは自然数）と、W1あるいはW2の差が10以下となるように、上記荷電粒子線描画装置の台数nを規定することを特徴とする請求項1ないし4記載の半導体装置の製造方法。

【発明の詳細な説明】**【0001】**

【発明の属する技術分野】 本発明は微細な半導体装置を形成するのに好適な半導体装置の製造方法に関し、特に生産性が高く高精度な半導体装置の製造方法に関する。

【0002】

【従来の技術】 半導体装置の形成において、パターンを形成する技術を一般にリソグラフィと呼ぶ。このリソグラフィ技術による微細パターン形成方法において、現在一般に用いられている工程は図1に示す手順に従っている。まず加工すべき被加工半導体基板11に疎水化処理を施す。これはレジストと呼ばれる主に有機樹脂からなる薄膜の被加工半導体基板11への接着性を高める処理である。次に図1(a)に示すように、レジスト12溶液を被加工半導体基板11に滴下して、主に回転塗布等の方法でレジスト12を被加工半導体基板11に被着させる。そしてレジスト溶液中の溶媒を飛散させるため、一般に加熱処理（以下、ベークとする）を行う。このベークは一定の温度に設定されたホットプレート上で被加工半導体基板11を一定時間静置することにより行われる。

【0003】 そして図1(b)に示すように、紫外線や電子線等のエネルギー線13を所望のパターンに従い選択的に照射し、パターンの潜像14を形成する。ここで上記のエネルギー線13の照射により、レジスト12内に化学変化が発生する。ここにおいて、パターン照射部である潜像14部とパターン未照射部とに、現像液への溶解速度に差が生じる。次いで現像液中に被加工半導体基板11を浸漬する。上記のように、現像液への溶解速度に差があることから、所望のパターンを形成することができる。

【0004】 ここでは、潜像14部の溶解速度が小さくなる場合について記述する。潜像14部の溶解速度が小さくなって、この部分が残存する場合、図1(c)に示すようにレジストパターン15が得られる。このようなレジストを、一般にネガ型レジストと呼ぶ。一方、潜像14部の溶解速度が大きくなる場合、このようなレジストを一般にポジ型レジストと呼ぶ。

【0005】 このようにしてレジストパターンを形成した後に、レジストパターンをマスクとして図1(d)に示すように、主にガスプラズマによるドライエッチングによって被加工半導体基板11が削られ、加工が行われる。

【0006】 一般にリソグラフィにおいては、パターンを重ね合わせて形成することが必須である。たとえば、

配線層にコンタクトホール層を合わせて形成する等の処理が、半導体装置を形成するためには必要である。そして一般的に、各層毎にパターン形成のためのエネルギー線を選択する必要がある。ところで、上記のパターン形成のためのエネルギー線として紫外線等の光学的手段を用いる場合と、電子線等の荷電粒子線を用いる場合には根本的な差異がある。

【0007】すなわち、一般に前者の場合、マスクあるいはレチクルと呼ばれる石英ガラス製の原板を用いる。これには所望のパターンの拡大図が遮光部あるいは非遮光部で形成されており、レチクルに一括して光が照射され、非遮光部を透過した光が光学レンズを通して、パターンの縮小像が被加工半導体基板上のレジストに転写されて、潜像が形成される。

【0008】これに対して後者の場合、一般に所望のパターン全体を含むマスクあるいはレチクルは存在せず、所望のパターンデータが荷電粒子線描画装置の偏向系に転送され、荷電粒子線の照射ショットを順次制御することにより被加工半導体基板上のレジストに、潜像が形成される。

【0009】ここで両者の原理的違いから分かるように、前者の場合ではレンズが完全ではないために、一括してレチクル上に光を照射する際に、被加工半導体基板上でパターン内部の光学的歪を補正することが困難である。ここでの「光学的歪」とは、本体パターンがあるべき位置と、実際のパターン位置との位置ずれを指す。これに対して、後者の場合では被加工半導体基板上の照射ショット毎に偏向系に補正をかけて照射位置を補正することが可能である。このため、光学的に形成したパターンに光学的歪が存在しパターン位置ずれが生じた場合は、これに重ね合わせて荷電粒子線を偏向しパターン描画時に、光学的歪に合わせてパターンを形成することが実効的に可能である。

【0010】ここで光学的歪に合わせるとは、描画位置毎に荷電粒子線的位置をずらして、露光による実際の位置に近づけてパターン照射することである。この補正方法については、たとえば特公平3-45527号に開示された技術がある。これによれば、材料の移動なしに電子線で描画できる材料上の領域をフィールドと呼ぶとき、光学的転写手段の歪に基づく転写された回路パターンの各フィールドにおける歪量を求め、歪量を各フィールドに対応させて記憶手段に記憶させて、各原図像における各フィールドを電子線で重ね露光する際にそのフィールドにおける歪量を光学的転写手段の歪量に合わせて電子線の投射位置をずらして露光するようにすることで、対応が可能としている。

【0011】ここでは、光学的転写手段の結像レンズ系に歪があると、図2に示すように被加工半導体基板上にレチクル上のパターン21が転写される(ここでは「A」が模式的なパターンである)。歪が存在する場合

には、直交する格子がたとえばこのように歪のある格子状に転写され、曲線的な歪が含まれるパターン位置転写が行われる。パターン周囲の十字パターンは位置検出用のマークパターン22であり、各々のマークパターン22を電子線で順次走査して、位置を検出していく。そして、検出された各マークの位置と歪が全くない時に予想されるマーク位置との比較から各マークが形成されている地点における光学的転写手段の結像レンズ系の歪量を測定する。破線で囲まれた領域がフィールド23であり、上記の測定から各フィールドの歪量を求める。そして、重ね描画時に歪量データを補正した信号を偏向系に与えることにより、歪を補正したパターン形成が可能となる。

【0012】また、同様の補正方法について、たとえば特開62-149127号に開示された技術がある。これによれば、「試料上に形成されるチップパターンの領域に比べて、荷電ビームの偏向により試料に偏向可能な領域が小さく、上記チップパターンの領域を順次露光して全チップ領域を露光する荷電ビーム露光装置において光縮小投影装置を用いて試料に形成したマークを検出し、検出したマーク位置データをあらかじめ記憶装置に格納し、上記荷電ビームで露光するに際して、上記露光可能な領域に合わせて、上記マーク位置データから上記露光可能な領域における光縮小投影露光の歪データを求め、上記歪データにしたがって荷電ビームの露光位置を補正する」ことにより、光縮小投影装置と荷電ビーム露光装置のハイブリッド露光を可能としている。

【0013】ここでは、図3に示すように光縮小投影露光装置の最大露光領域31中に配置された歪測定用マーク32を光縮小投影露光装置で転写し、エッチングして形成した試料上のマークを電子ビームで走査して、光学的転写手段の結像レンズ系の歪を測定する。さらに、各チップに形成された位置合わせマークを電子ビームで走査して各マーク位置を求め、測定したマーク位置データから試料自体の歪を求める。そして、歪データとして、上記の光縮小投影歪データと試料自体のウエハ歪を足し合わせて歪補正データとする。これにより、パターン周囲のみならずチップ全体領域の補正を可能とし、さらに重ね描画時に上記の歪補正データを補正した信号を偏向系に与えることにより、歪を補正したパターン形成が可能としている。

【0014】

【発明が解決しようとする課題】しかし上記の公知例では、光学的転写装置と粒子線描画装置との一回の重ね合わせのみしか考慮していない。また光学的転写装置においても、異なるエネルギー線を有するものを用いて加工し、加工層の寸法に応じて異なる波長(エネルギー)のものを用いることが、投資効率向上の点からは望ましい。加工寸法が小さい場合、波長が短い光を用いる必要があるが、装置価格は一般に波長が短い装置ほど高価格

となるため、加工寸法により最適な波長を選択することによって投資効率を向上できるからである。

【0015】さらに、一般に1時間当たりの被加工半導体基板の加工処理枚数（一般にスループットと呼ぶ）が多い光学的転写装置を用いて加工を行う場合、装置が故障して製造ラインを停止させて生産効率を低下させることは大きな問題となる。このため、バックアップとして他の光学的転写装置を用いての加工を可能とすることが、生産効率維持のためには望ましい。

【0016】またレチクル交換に要する時間を省くために、個々の光学的転写装置にレチクルを固定して、加工する層毎に光学的転写装置を使い分けることは、生産効率向上のために有効である。しかし上記の公知例では、このようなことについては考慮されていない。したがって、上記の公知例では複数の光学的転写装置を用いることについては、全く想定されていないとすることができる。

【0017】ところで上述のように、光学的転写装置には個々の光学的歪が存在する。ここで、歪がない理想的な「絶対格子」からの転写位置ずれを「光学的歪」と定義する。たとえば光学的転写装置における露光領域の9点（簡単のために点数を少なくしている）において、たとえば第2の公知例の方法で光学的歪を測定する。第1の光学的転写装置S1の測定結果は、たとえば図4(a)に示すようになる。図中で実線は絶対格子41を示し、格子の交点に相当する点におけるS1の光学的歪を破線で結んだ。同様に、第2の光学的転写装置S2の測定結果を図4(b)に示す。実線は絶対格子43であり、破線はS2の光学的歪44を結んだものである。このように、光学的歪は個々の装置によって異なる。そして個々の装置においては、光学的歪の大きさは一定の値以下となり、装置仕様を満たしていると思なすことができる。

【0018】ところで、二つの光学的転写装置S1およびS2を用いて、二つの層を重ね合わせて露光する状況を想定する。ここで、両者の光学的歪の差を「実効的な歪」と定義する。この場合には絶対格子45に対しての実効的な歪46が、S1およびS2での露光における位置ずれ（合わせずれ）となる。したがって、2台の光学的転写装置を用いた場合、実効的な歪が大きくなる、すなわち重ね合わせの誤差が大きくなる箇所が生じることとなる。

【0019】従来では、実効的な歪は光学的転写装置の仕様を満たしていたため、問題とはならなかった。しかし、半導体装置寸法の微細化とともに、その大きさは無視できなくなった。たとえば光学的転写装置の光学的歪としては、半導体装置の最小寸法の40%程度までは許容される。ここで光学的歪50nmの二つの光学的転写装置を用いた場合には、実効的な歪の最大値は100nmとなる。そこで、最小寸法300nmの半導体装置を

加工する場合には、実効的な歪の大きさは問題とはならない。ところがたとえば最小寸法が150nmの半導体装置を加工する場合には、上記の100nmの実効的な歪は決して無視できる大きさではない。したがって、単純に光学的転写装置のみによる露光を行うと、パターンの位置ずれが大きくなり、半導体装置の加工が不可能となる。

【0020】また上記の公知例では、半導体装置の量産の段階における必須課題である処理速度の装置による違いについての十分な考慮はなされていない。上述のように、パターン形成のためのエネルギー線として紫外線等の光学的手段を用いる場合とを比較すると、電子線等の荷電粒子線を用いる場合には根本的な差がある。

【0021】両者の原理的な違いから分かるように、スループットは前者の光学的転写方式の方が、後者の荷電粒子線の描画方式に比べて大きい。スループットは加工するパターンにも依存するが、前者のスループットは一般に20～50枚/時間（8インチウエハ）であるのに対し、後者における高スループット方式である公知の「一括図形照射方式」と呼ばれる方式においても高々5～20枚/時間（8インチウエハ）である。この「一括図形照射方式」は、電子線の絞りに繰り返し図形の基本パターンを作り込み、電子線のショット数を飛躍的に低減することを目的とした方式である。

【0022】このため、半導体装置の製造における生産性を向上させるためには、光学的転写装置と荷電粒子線描画装置のスループットをできるだけ等しくなるようにすることが望ましい。それは、荷電粒子線描画装置のスループットが低いまま製造を進めた場合、同装置を用いる工程が律速となり全体の処理速度を低下させて、生産性を大幅に低下させるためである。

【0023】

【課題を解決するための手段】上記問題を解決するために、以下の対策を行うことが有効である。すなわち、光学的転写装置の露光を行う加工層と、次の光学的転写装置の露光を行う加工層に挟まれた加工層を荷電粒子線描画装置で描画して、ここで二つの光学的転写装置の光学的歪を補正する処理を行う方法、ならびに両者のスループットの違いを認めた上で、実効的な歪を小さくする方法を導入した。

【0024】まず第1の課題に対し、図5(a)に示すように露光領域に対して歪が存在しない、理想的な絶対格子51を仮定する。簡単のために、ここでは露光領域内9点での光学的転写装置S1の光学的歪52と、光学的転写装置S2の光学的歪53を記載する。通常は露光領域内の約100点の光学的歪を測定する必要がある。さらに簡単のために、被加工半導体基板の歪を無視する。ここで光学的歪52と光学的歪53の各々は、絶対格子からのずれが要求仕様を満足している。ところが、光学的歪51と光学的歪52の差を取り、実効的な歪5

4を求めると、その値が光学的歪の仕様を越える歪差の大きい部分55が発生する。これは、光学的転写装置同士を重ね合わせ露光において、レチクル位置に誤差のない理想の場合においても大きな合わせずれが発生することに相当する。そのずれ量は、絶対格子に対して、光学的転写装置の仕様を越えていると見なすことができる。たとえば図5(b)に示すように、光学的転写装置S1での露光により形成した配線パターン56に対して、光学的転写装置S2による露光を用いてコンタクトホールパターン57を形成する。ここで歪差の大きい部分55においては、配線部分からコンタクトホールが大きくはずれしてしまうこととなり、不良を発生する原因となる。

【0025】これに対して、図6(a)に示すように絶対格子61に対して光学的転写装置S1の光学的歪62と、光学的転写装置S2の光学的歪63を測定する。そして、光学的歪62と光学的歪63の差を取り、実効的な歪64を求めると、その値が光学的歪の仕様を越える歪差の大きい部分65が発生する。ここで両者の歪をあらかじめ求めておき、図6(b)に示すように絶対格子66に対して、その平均値の歪を粒子線歪補正67として粒子線描画装置の偏向系に与え、描画パターン位置を補正する。すなわち、パターン形成位置に初めからずれを付与して、粒子線を照射することとなる。粒子線描画装置においては、複数台の装置をユニットとして用いても、偏向系への制御により個々の装置に同一の歪補正を与えることが可能である。これによって、光学的歪の仕様を越える実効的な歪の大きい部分65においても、粒子線歪補正67と光学的歪62および光学的歪63の差は小さくなる。ここで粒子線歪補正67として、光学的歪62と光学的歪63の平均値を用いているために、上記の差は要求される光学的歪の仕様を必ず満足することとなる。

【0026】たとえば図6(c)に示すように、光学的転写装置S1で露光して形成した配線パターン68に対して、粒子線描画装置により、コンタクトホールパターン69を形成する。そして、光学的転写装置S2による露光を用いて配線パターン70を形成する。ここで実効的な歪の大きい部分65においても、光学的転写装置の仕様を越えた合わせずれを発生することなく、加工を続行することが可能となる。このように、光学的転写装置の露光層の間に、粒子線描画装置による描画層を挟んで加工を行って、二つの光学的転写装置の光学的歪を実効的に補正する処理を行えばよい。ここでは簡単のために、被加工半導体基板自体の歪を無視した。しかし、粒子線描画装置での描画において、第2の公知例に記載されたように被加工半導体基板自体の歪を求める処理を行えば、被加工半導体基板自体の歪をも補正することが可能となる。

【0027】さらに第2の課題に対し、光学的転写装置

1台と、荷電粒子線描画装置1台を直列につなげて製造ラインを構築すると、上述のスループットの違いの問題は回避できない。従って、荷電粒子線描画装置の実効的なスループットを増大させるために、複数台を1ユニットとして用いてあたかも1台の装置とみなし、これを光学的転写装置につなげるという考え方を取ればよい。たとえば、1台のスループットが10枚/時間(8インチウエハ)であっても、これを2台並列にしたものを1ユニットとすると、実効的にスループットが20枚/時間(8インチウエハ)となる。そして、n台(nは自然数)を並列にすれば、実効的にスループットはn倍の値となる。

【0028】

【発明の実施の形態】

(実施例1)ここでは、粒子線として電子線を用いる場合について説明する。図7(a)に示すように光学的転写装置は、基本的に光源71、転写すべきパターンを含むレチクル72、光学系73、半導体基板74を搭載するステージ75からなっている。半導体基板74としては、シリコンや、ヒ化ガリウム等の化合物半導体を用いることができる。光源71を出た光線76はレチクル72を通り、光学系73で縮小され、半導体基板74上で結像する。ここでは、光学系73、ステージ75を含む装置全体を制御する制御系(図示せず)により、光学的転写装置が制御されている。パターンを形成する場合、まず半導体基板74上に、光に感光する感光性樹脂であるレジスト(図示せず)を形成する。この形成には、一般に公知の回転塗布法が用いられている。その他の方法として、たとえば蒸着法、ラングミュア・プロジェクト法、化学的気相成長法があげられる。そして、上記の露光により結像パターンの潜像がレジスト内に形成される。その後に現像処理を行い、レジストパターンを形成する。ここでの現像処理は、一般に現像液への一定時間の浸漬処理を指し、その後に現像液を洗浄除去および乾燥することにより、処理を完了する。そして、形成されたレジストパターンをもとに、エッチング等により半導体基板74を加工して、所望の形状を形成する。

【0029】また、図7(b)に示すように粒子線描画装置は、基本的に電子源77、電磁レンズ系78、電子線79の偏向を制御する偏向系80、半導体基板81を搭載するステージ82、装置全体を制御する制御系83、半導体基板81上に形成されたマーク(図示せず)を電子線79で照射した際に生じる反射電子を検出する反射電子検出器84からなっている。制御系83は制御計算機、データを蓄積する記憶装置からなっている。また反射電子検出器84は、マークの半導体基板81上での位置を検出するために用いられる。またステージ82は、レーザー測長系(図示せず)により、現在位置が計測される。

【0030】電子源77から発生した電子線79は、電

磁レンズ系78、偏向系80を通り、所望のパターンを半導体基板81上に照射される。ここで上記と同様に半導体基板81上には、電子線に感応する感応性樹脂であるレジスト(図示せず)が形成されており、照射パターンの潜像がレジスト内に形成される。その後に現像を行い、レジストパターンを形成する。そして、形成されたレジストパターンをもとに、エッチング等により半導体基板81を加工して、所望の形状を形成する。

【0031】光学レンズ系の光学的歪を測定する方法としては、半導体基板上にレジストを形成し、図8に示すようなたとえば半導体装置の1チップ領域85に相当する15mm角の領域(図中の破線領域)に、大きさ300 μ mの十字マーク86を1500 μ mの等間隔に並べたパターンを露光する。そして、現像後に公知のドライエッチングにより、半導体基板に段差を形成する。そしてレジストを除去して、測定すべき十字マーク86のパターンの段差構造を有した、半導体基板を形成する。これを公知のレーザー測長機能を有した光学的位置測定装置を用いて、各マークパターン位置を計測する。これによって、チップ領域内における、仮想的な絶対格子からのパターンの位置ずれを求める。この位置ずれは、光学系の光学的歪に相当する。また、ここでの光学的歪を各光学的転写装置毎に求めることができる。そして、その値をデータベースとして保存する。その値は個々の装置の制御系が保存してもよいし、製造ライン全体を制御する制御系が保存してもよい。またここでは、粒子線描画装置の粒子線を用いて、パターン位置を測定してもよい。

【0032】電子線描画装置は半導体基板上にパターンを照射するにあたり、図9に示すような加工すべき半導体基板上の半導体装置の1チップ領域91に形成されたマーク92を検出し、マーク位置を測定する。これにより、半導体基板それぞれ固有のウエハ歪を測定することができる。ウエハ歪の補正にあたっては、照射チップ毎に歪を求める処理を行ってもよいし、またいくつかの半導体チップを一つのユニットとして扱い、その所望のマークを検出する方法をとってもよい。そして、半導体基板にパターンを照射する際、上記の光学的歪を参照するとともに、ウエハ歪を加算して歪補正値を求め、照射位置を補正してパターン照射を行う。

【0033】ここでは図10に示すように、光学的転写装置S1として公知のフッ化クリプトンのエキシマレーザーステップ101、光学的転写装置S2として公知のi線ステップ102を用いる。そして、たとえば両者で配線パターンの露光、両者の露光に挟まれて、後述する電子線描画装置のユニット104で上述の配線をつなぐコンタクトホールパターンを照射する。ここでは2台の電子線描画装置103があり、それらを並列に並べて用いる。

【0034】電子線描画装置はユニット化させることにより、高スループット化を実現した。スループットは露

光層により異なるが、たとえばここでは光学的転写装置S1のスループットが30枚/時間で、電子線描画装置1台のスループットが10枚/時間、光学的転写装置S2のスループットが25枚/時間である。電子線描画装置のユニット104として2台の電子線描画装置103を用いた。全く同一のパターンを描画する場合、両者は同一機能を有する装置と見なすことができるため、実効的なスループットは20枚/時間となり、高速な加工が可能となる。

【0035】S1あるいはS2のスループットと、電子線描画装置のユニットのスループットの差が10枚/時間以内であれば生産性の低下につながらず、高効率な加工を実現することが可能となることが分かった。

【0036】ユニット化の方法としては、次のようにすればよい。ここでは、ウエハは自動搬送系105を通して運ばれてくる。そして、レジスト塗布装置106を共通化し、これからウエハが分岐して、たとえばロボットアームにより各電子線描画装置103に輸送される。このウエハの選択にあたっては、自動搬送系において枚数、処理順等の規則があらかじめ規定されている。

【0037】本実施例では、まずアルミニウムやタングステン等の公知の金属膜を半導体基板上に形成する。これにレジストを形成し、光学的転写装置S1のフッ化クリプトンのエキシマレーザーステップ101により最小寸法0.25 μ mの第1の配線パターンを露光し、現像後に公知のエッチングにより配線加工を行う。そして、この上に二酸化シリコン等の絶縁膜を堆積する。このエキシマレーザーステップ101での露光に引き続く、現像、エッチング、堆積の一連のプロセス工程をまとめて、図10では前プロセス107とする。そして、これにレジスト塗布装置106によりレジストを形成し、上記の補正方法により電子線描画装置のユニット104で上述の配線を上層の配線につなぐコンタクトホールパターンを照射する。

【0038】現像処理を行った後に、公知のエッチングにより最小寸法0.2 μ mのコンタクトホール加工を行う。さらにアルミニウムやタングステン等の公知の金属膜を半導体基板上に形成する。このパターン照射に引き続く、現像、エッチング、金属膜の形成の一連のプロセス工程をまとめて、図10では後プロセス108とする。これにレジスト塗布装置109によりレジストを形成し、光学的転写装置S2のi線ステップ102により最小寸法0.35 μ mの第2の配線パターンを露光し、現像後に公知のエッチングにより配線加工を行う。上述のように、ウエハは自動搬送系105により、各装置間を搬送されるようにしていることが、加工のスループット向上のためには望ましい。

【0039】上記一連の工程ではレジストをエッチングのマスクとして用いているが、レジストパターンを一旦別の薄膜層に転写して、このパターンをもとに金属膜あ

るいは絶縁膜を加工する、公知の「ハードマスク法」を適用してもよい。また配線パターンを形成するにあたり、公知の化学機械的研磨法を用いてもよい。さらに、第2の配線パターンを形成するにあたり、コンタクトホール部分の金属を公知の化学的気相成長法等により、あらかじめ埋め込んでいてもよい。

【0040】そして、電子線描画後のウエハは自動搬送系により、上記と同様に共通化した現像処理装置において現像されて、レジストパターンが形成される。現像処理装置には、現像前に必要な加熱処理のためのベーク処理部分が含まれていてもよい。特に高感度な、「化学増幅系レジスト」では、ベーク処理部分は必須である。また、レジストの安定性を向上させるために、現像処理装置の全体、あるいは一部の雰囲気を制御可能としてもよい。このように、2台の電子線描画装置のユニットはあたかも1台の装置として機能しているため、スループットは光学的転写装置と同様の値を示しており、高速かつ高精度にパターン加工が可能となった。

【0041】さらに第1の光学的転写装置S1での露光により、パターンを形成した後に電子線描画装置を用いて、歪補正を行ってパターン描画を行う際に、照射チップ単位毎にチップ位置を検出する処理を行ってもよいが、たとえば一辺4チップの大きなユニットの4角の位置を検出する方法、いわゆる「グローバルアライメント法」をとってもよい。

【0042】上記の実施例では、光学的転写装置で配線パターンを露光し、電子線描画装置でコンタクトホールパターンを描画する工程について説明した。しかし、これらに限らないことは言うまでもなく、二つの加工層を光学的転写装置で露光し、それに挟まれた層を電子線描画装置で描画する工程であれば、いかなる場合においても本発明の内容は適用できる。

【0043】また上記の光学的転写装置としては、縮小投影露光装置（ステッパ）のみならず、走査型縮小露光装置（スキャナ）等の光照射装置であってもよい。さらに、露光にあたっては公知の「位相シフト法」、「輪帯照明法」、「斜方照明法」等の「超解像技術」を用いることが可能であることは言うまでもない。

【0044】また、上記の説明で粒子線としては電子線について述べたが、これに限らないことは言うまでもなく、イオン線を用いても全く同じ議論が適用できる。

【0045】（実施例2）上記の実施例では2つの層を光学的転写装置として、異なる場合について述べたが、これらが同じものであってもよい。

【0046】本実施例を図11に示す。光学的転写装置S1のフッ化クリプトンのエキシマレーザーステッパ111のスループットがたとえば35枚/時間で、電子線描画装置112のスループットがたとえば10枚/時間とする。電子線描画装置113のユニットとして3台の描画装置を用いた。全く同一のパターンを描画する場

合、これら3台は同一機能を有する装置と見なすことができるため、実効的なスループットは30枚/時間となり、高速な加工が可能となる。

【0047】ここでは、ウエハは自動搬送系114を通して運ばれてくる。そして、レジスト塗布装置115を共通化し、これからウエハが分岐して、たとえばロボットアームにより各電子線描画装置112に輸送される。このウエハの選択にあたっては、自動搬送系において枚数、処理順等の規則があらかじめ規定されている。

【0048】まず多結晶シリコン等の公知の半導体膜を半導体基板上に形成する。これにレジストを形成し、光学的転写装置S1のフッ化クリプトンのエキシマレーザーステッパ111を用いた「位相シフト法」により最小寸法 $0.20\mu\text{m}$ の第1のゲートパターンを露光し、現像後に公知のエッチングによりゲート加工を行う。そして、この上に二酸化シリコン等の絶縁膜を堆積する。このエキシマレーザーステッパ111での露光に引き続く、現像、エッチング、堆積の一連のプロセス工程をまとめて、図11では前プロセス116とする。そして、これにレジスト塗布装置115によりレジストを形成し、上記の補正方法により電子線描画装置のユニット113で上述のゲートパターンに配線をつなぐコンタクトホールパターンを照射する。

【0049】現像処理を行った後に、公知のエッチングにより最小寸法 $0.15\mu\text{m}$ のコンタクトホール加工を行う。さらにアルミニウムやタングステン等の公知の金属膜を半導体基板上に形成する。このパターン照射に引き続く、現像、エッチング、金属膜の形成の一連のプロセス工程をまとめて、図11では後プロセス117とする。これにレジスト塗布装置118によりレジストを形成し、同じく光学的転写装置S1のエキシマレーザーステッパ111により最小寸法 $0.25\mu\text{m}$ の配線パターンを露光し、現像後に公知のエッチングにより配線加工を行う。上述のように、ウエハは自動搬送系114により、各装置間を搬送されるようにしていることが、加工のスループット向上のためには望ましい。

【0050】実際の露光にあたって、ステッパを共通化することにより、光学的歪を共通化することができ、実効的な歪がS1の光学的歪と一致するため、電子線描画装置ではウエハ歪の補正のみを行えばよい。

【0051】電子線描画装置は半導体基板にパターンを照射する際、上記の光学的歪を参照するとともに、ウエハ歪を加算して歪補正値を求め、照射位置を補正してパターン照射を行う。これにより、高精度な加工が可能となった。

【0052】（実施例3）半導体基板を加工するにあたり、生産ラインにはステッパが3台以上の場合もある。また、実際の加工にあたって、予定していた光学的転写装置が故障して使用できない状況がある。したがって、露光層毎に異なる光学的転写装置を用いることを想定す

る。

【0053】これは、本来光学的転写装置を用いて露光を予定していた場合、光学的歪が大きく、合わせ精度の仕様内に装置が入らず、通常の方法では加工ができない場合においても、電子線描画装置ユニットにおける描画を光学的転写装置による露光の代わりにを行い、次の光学的転写装置への仲介として機能させることにも対応する。

【0054】すなわち、異なる層の露光を光学的転写装置で行うにあたり、その層間に相当する層を電子線描画装置で描画する機能を用いることにより、本来加工困難である加工を可能とすることができる。

【0055】ここでは図12に示す、光学的転写装置S1のフッ化クリプトンのエキシマレーザーステッパ121のスループットがたとえば25枚/時間で、電子線描画装置124のスループットがたとえば15枚/時間、さらに光学的転写装置S2、ならびにバックアップ用のS3のi線ステッパのスループットがたとえば30枚/時間とする。電子線描画装置124のユニットとして2台の描画装置を用いた。全く同一のパターンを描画する場合、両者は同一機能を有する装置と見なすことができるため、実効的なスループットは30枚/時間となり、高速な加工が可能となる。

【0056】ウエハは自動搬送系126を通して運ばれてくる。そして、レジスト塗布装置127を共通化し、これからウエハが分岐して、たとえばロボットアームにより各電子線描画装置124に輸送される。このウエハの選択にあたっては、自動搬送系において枚数、処理順序等の規則があらかじめ規定されている。

【0057】まずアルミニウムやタングステン等の公知の金属膜を半導体基板上に形成する。これにレジストを形成し、光学的転写装置S1のフッ化クリプトンのエキシマレーザーステッパ121により最小寸法 $0.30\mu\text{m}$ の第1の配線パターンを露光し、現像後に公知のエッチングにより配線加工を行う。そして、この上に二酸化シリコン等の絶縁膜を堆積する。このエキシマレーザーステッパ121での露光に引き続く、現像、エッチング、堆積の一連のプロセス工程をまとめて、図12では前プロセス128とする。ここで、当初は光学的転写装置S2のi線ステッパ122で、電子線描画に続く露光を行う予定であったが、装置の突発的事故により適用ができないことが分かった。そこで、バックアップ用としての光学的転写装置S3のi線ステッパ123を用いて露光を行うこととした。これは必ずしもバックアップ用である必要はなく、本来別に用いている光学的転写装置であってもよい。光学的歪は個々の装置で異なるため、電子線描画において用いる実効的な歪としては、S1およびS3の光学的歪の平均値を用いた。そして、これにレジスト塗布装置127によりレジストを形成し、上記の補正方法により電子線描画装置のユニット124で上

述の配線を上層の配線につなぐコンタクトホールパターンを照射する。

【0058】現像処理を行った後に、公知のエッチングにより最小寸法 $0.2\mu\text{m}$ のコンタクトホール加工を行う。さらにアルミニウムやタングステン等の公知の金属膜を半導体基板上に形成する。このパターン照射に引き続く、現像、エッチング、金属膜の形成の一連のプロセス工程をまとめて、図12では後プロセス129とする。これにレジスト塗布装置130によりレジストを形成し、光学的転写装置S3のi線ステッパ123により最小寸法 $0.40\mu\text{m}$ の第2の配線パターンを露光し、現像後に公知のエッチングにより配線加工を行う。上述のように、ウエハは自動搬送系126により、各装置間を搬送されるようにしていることが、加工のスループット向上のためには望ましい。

【0059】このように、用いる光学的転写装置が当初の予定と異なっていたとしても、電子線描画装置の描画前の段階において、補正が可能であるために、生産性を低下させることなく高精度な加工が可能となった。

【0060】さらに、以上の実施例では光学的転写装置による二つの露光層に挟まれた一つの加工層を、粒子線描画装置で加工することについて述べた。しかし、それに限らないことは言うまでもなく、粒子線描画装置による加工層が複数であってもよい。それは個々の粒子線描画装置において、照射位置を制御可能であり、上記の議論は加工層が複数となっても通用するからである。この場合には、個々の粒子線描画装置において同一の歪補正值を用いることにより、上記と全く同じ方法を適用することが可能となった。

【0061】

【発明の効果】以上のように、本発明によれば光学的転写装置と粒子線描画装置を用いて、高スループットとともに高精度な合わせ精度を実現することが可能となる。従って、半導体素子の製造において、生産性を高めることに大きな効果がある。

【図面の簡単な説明】

【図1】リソグラフィ工程の説明図。

【図2】第1の従来例の説明図。

【図3】第2の従来例の説明図。

【図4】本発明の課題の説明図。

【図5】本発明の課題の説明図。

【図6】本発明の原理の説明図。

【図7】リソグラフィ装置の説明図。

【図8】光学的歪の測定用パターンの説明図。

【図9】ウエハ歪の測定用パターンの説明図。

【図10】本発明の実施例1の説明図。

【図11】本発明の実施例2の説明図。

【図12】本発明の実施例3の説明図。

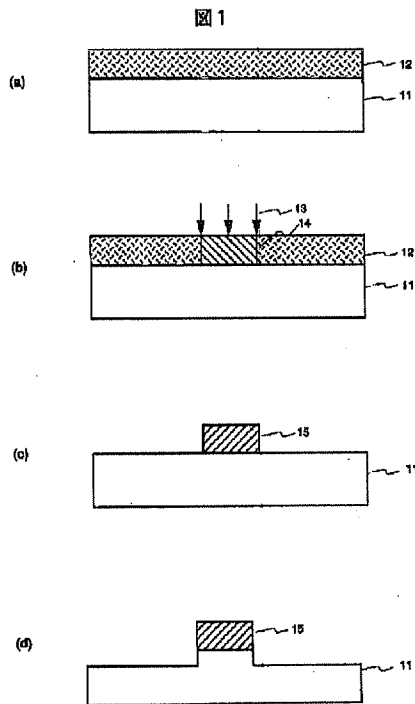
【符号の説明】

11…被加工半導体基板、12…レジスト、13…エネ

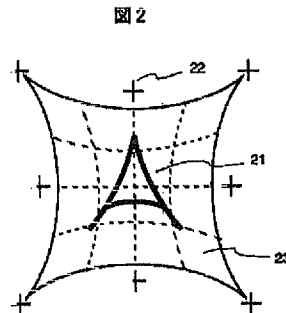
ルギー線、14…潜像、15…レジストパターン、21…パターン、22…マークパターン、23…フィールド、31…光縮小転写装置の最大露光領域、32…歪測定用マーク、41, 43, 45, 51, 61, 66…絶対格子、42, 52, 62…S1の光学的歪、44, 53, 63…S2の光学的歪、46, 54, 64…実効的な歪、55, 65…実効的な歪の大きい部分、56, 68, 70…配線パターン、57, 69…コンタクトホールパターン、67…粒子線歪補正、71…光源、72…レチクル、73…光学系、74, 81…半導体基板、75, 82…ステージ、78…電磁レンズ系、79…電子

線、80…偏向系、83…制御系、84…反射電子検出器、85, 91…半導体装置の1チップ領域、86…十字マーク、92…マーク、101, 111, 121…エキシマレーザーステッパ、102, 122, 123…i線ステッパ、103, 112, 124…電子線描画装置、104, 113, 125…電子線描画装置のユニット、105, 114, 126…自動搬送系、106, 109, 115, 118, 127, 130…レジスト塗布装置、107, 116, 128…前プロセス、108, 118, 129…後プロセス。

【図1】

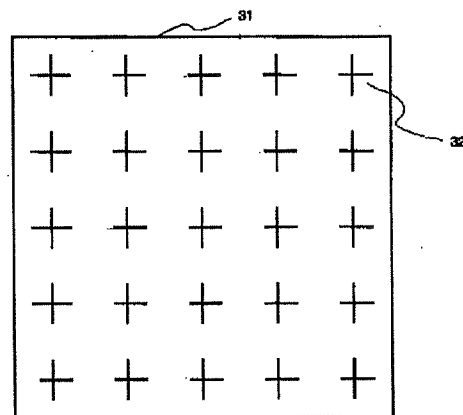


【図2】

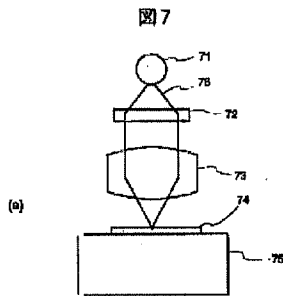


【図3】

図3

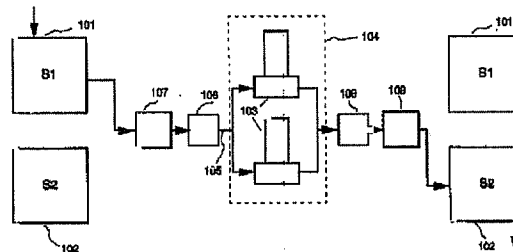


【図7】



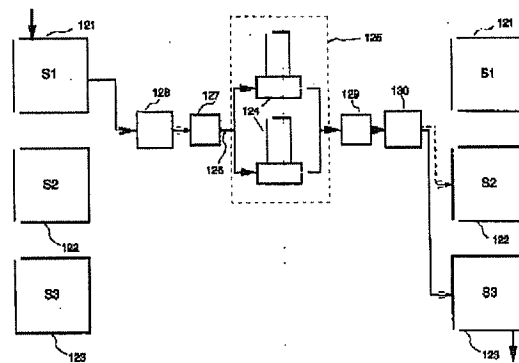
【図10】

図10



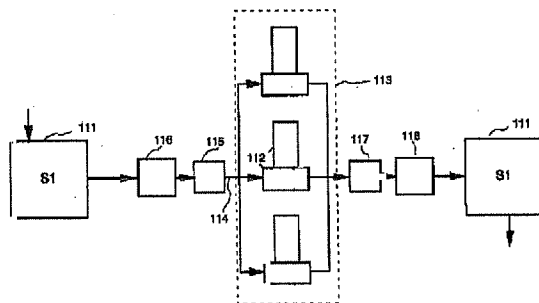
【図12】

図12



【図11】

図11



フロントページの続き

(72)発明者 山本 治朗
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内

(72)発明者 寺澤 恒男
東京都国分寺市東恋ヶ窪一丁目280番地
株式会社日立製作所中央研究所内